



KOREAN PATENT ABSTRACT (KR)

PUBLICATION

(51) IPC Code: H03F 3/217
(11) Publication No.: P2001-0022733 (43) Publication Date: 26 March 2001
(21) Application No.: 10-2000-7001330 (22) Application Date: 8 February 2000
(86) International Application No.: PCT/US1998/16553
(86) International Application Date: 7 August 1998

(71) Applicant:
HALL DAVID S.

(72) Inventor:
HALL DAVID S.

(54) Title of the Invention:

CLASS D AMPLIFIER WITH SWITCHING CONTROL

Abstract:

A class D amplifier utilizing first and second switches connected in series to conduct current from a power source in a sequential manner. The switches have a common output node between them. A pulse width modulator is utilized to produce first and second signals identified as the high and low sides. The first switch connects to a drive which receives the first signal from the pulse width modulator to close the first switch. A second switch drive receives a second signal from the pulse width modulator to operate the second switch in a sequential manner. A toggle or commutator device utilize third and fourth switches in series with an inductor. The toggle device is connected to the common node between the first and second switches in order to closely control the switching of the first and second switches to eliminate loss of energy associated with the rapid switching normally found in a class D amplifier.

BEST AVAILABLE COPY

(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷
H03F 3/217

(11) 공개번호 특 2001-0022733
(43) 공개일자 2001년 03월 26일

(21) 출원번호 10-2000-7001330
(22) 출원일자 2000년 02월 08일
 변역문제출일자 2000년 02월 08일
(86) 국제출원번호 PCT/US1998/16553 (87) 국제공개번호 WO 1999/08379
(86) 국제출원출원일자 1998년 08월 07일 (87) 국제공개일자 1999년 02월 18일
(81) 지정국 AP ARIPO특허 : 레소토 말라위 수단 스와질랜드 우간다 감비아 가나
 케냐 짐바브웨
 EA 유라시아특허 : 아르메니아 아제르바이잔 벨라루스 키르기즈 카자흐
 스탄 몰도바 러시아 타지키스탄 투르크메니스탄
 EP 유럽특허 : 오스트리아 벨기에 스위스 독일 덴마크 스페인 프랑스
 영국 그리스 아일랜드 이탈리아 룩셈부르크 모나코 네덜란드 포르투
 갈 스웨덴 핀란드 사이프러스
 OA OAPI특허 : 부르키나파소 베냉 중앙아프리카 콩고 코트디부아르 카
 메룬 가봉 기네 말리 모리타니 니제르 세네갈 차드 토고 기네비소
 국내특허 : 알바니아 아르메니아 오스트리아 폴란드 오스트레일리아
 아제르바이잔 바베이도스 불가리아 브라질 벨라루스 캐나다 스위스
 중국 체코 독일 덴마크 에스토니아 스페인 핀란드 영국 그루지야
 헝가리 아이슬란드 일본 케냐 키르기즈 북한 대한민국 카자흐스탄
 스리랑카 라이베리아 레소토 리투아니아 룩셈부르크 라트비아 몰도바
 마다가스카르 마케도니아 몽고 말라위 멕시코 노르웨이 뉴질랜드 슬
 로베니아 슬로바키아 타지키스탄 투르크메니스탄 터어키 트리니다드토
 바고 우크라이나 우간다 미국 우즈베키스탄 베트남 포르투갈 루마니
 아 러시아 수단 스웨덴 싱가포르
(30) 우선권주장 08/908,907 1997년 08월 08일 미국(US)
(71) 출원인 홀 데이비드 에스.
(72) 발명자 미국, 캘리포니아주 95112, 산호세 커머시얼 스트리미트 1070, 스위트 101
 홀데이비드 에스.
(74) 대리인 미국캘리포니아주 95112 산호세 커머시얼 스트리미트 1070 스위트 101
 이병호

심사청구 : 없음

(54) 스위칭 제어를 구비한 디 급 증폭기

요약

직렬로 접속되어 순차적으로 전원에서 전류를 통전하는 제 1, 제 2 스위치(22, 24)를 이용하는 디 급 증폭기. 스위치들은 그들 사이에 공통 출력 노드를 갖는다. 하이와 로우측으로 식별되는 제 1, 제 2 신호(70, 76)를 생성하기 위해 펄스폭변조기(16)가 이용된다. 제 1 스위치는 펄스폭변조기에서 제 1 신호를 수신하여 상기 제 1 스위치를 차단하는 드라이브에 접속된다. 제 2 스위치 드라이브는 펄스폭변조기에서 제 2 신호를 수신하여 상기 제 2 스위치를 순차적으로 동작시킨다. 토글 폭은 커뮤테이터 디바이스는 인덕터와 직렬인 제 3 스위치와 제 4 스위치(44, 46)를 이용한다. 토글 디바이스는 제 1, 제 2 스위치 사이의 공통 노드에 접속되어 제 1, 제 2 스위치의 스위칭을 긴밀하게 제어함으로써 디 급 증폭기에서 통상 발견되는 급속 스위칭과 연관된 에너지 손실을 제거한다.

도면

도 2

제 1 실시예

디 급 증폭기, 슈트 스루 전류, 스위칭 제어, 팔성 토글링 디바이스

제 2 실시예

제 3 실시예

본 발명은 스위칭 제어회로를 구비한 신규 0급 증폭기에 관한 것이다.

배경기술

이론적으로, 0급 증폭기는 오디오 및 조명 시스템에 사용되는 고효율 전원을 구성한다. 0급 증폭기는 트랜스포머에 의해 순차적으로 구동되는 한 쌍의 고체 스위치를 통상 포함하여 방형파 출력을 생성한다.

그렇지만, 그런 고체소자의 스위칭은 온-스테이지 저항, 고유 용량 등에 기인한 효율의 손실이 있다. 뿐만 아니라, 슈트-스루(shoot-through) 전류는 스위치 구성요소에 높은 전기 스트레스를 가하고 시스템에서의 전자기 간섭 발생의 양을 증가시킨다.

이런 문제점을 해결하기 위하여 0급 혹은 펄스폭 변조 증폭기에 대한 많은 개량이 제안되었다.

미국특허 제 3,294,981 호는 입력 레벨을 두 개의 신호로 변환하는 신호 트랜스레이션으로서, 변환된 두 개의 신호 각각이 소정비율로 입력신호의 특성을 보유하는 신호 트랜스레이션을 기재한다. 트랜스레이션은 오디오 미음을 위한 저레벨 입력신호를 충실하게 재생하게 된다.

미국특허 제 3,579,132 호 및 동 제 3,899,745 호는 필터 및 트랜스포머 결합 출력회로의 사용하여 왜곡을 감소시키는 0급 증폭기를 기재한다.

미국특허 제 4,015,213 호는 펄스폭 변조기 신호와 입력신호간의 비율을 제공하는 펄스폭 변조 신호 증폭기를 개시한다.

미국특허 제 4,056,786 호는 증폭기 회로의 비도통 부분 동안 회수된 모든 저장 에너지가 DC 전원에 복귀되는 저레벨 0급 증폭기를 개시한다.

미국특허 제 4,456,872 호는 제한 증폭기에 의한 사용으로 일정한 전압 출력을 유지하는 전류 제어 2 상태 변조 시스템을 개시한다.

미국특허 제 4,059,807 호는 펄스변조신호가 펄스 증폭기 및 저역필터에 공급된 펄스폭 변조 증폭기를 기재한다. 저역필터의 출력은 오디오 신호 입력을 함께 수신하는 혼합기에 역연결된다.

미국특허 제 4,162,455 호는 한 쌍의 0급 증폭기가 함께 사용되고 별도의 클럭 펄스 트레인이 있어 그 2개 증폭기의 공통 출력에서 나오는 스위칭 주파수 리플을 제거하는 증폭기 시스템을 개시한다.

미국특허 제 4,346,349 호는 멀티 채널 오디오 전력증폭기의 전력 효율을 개선하는 0급 증폭회로를 개시한다. 이 0급 증폭기의 반송 주파수는 반송신호의 스프리머스 방사를 제거하도록 낮은 값으로 설정된다.

미국특허 제 4,390,813 호는 조명분야에서 사용되는 0급 증폭기를 구동하기 위한 트랜스포머에 관한 것이다. 0급 증폭기의 사용은 전력소비를 감소시키기 위한 것으로 되어 있다.

미국특허 제 4,439,738 호는 부하에서 복귀하는 과도에 대하여 증폭기를 보호하기 위한 때에 출력 트랜스포머를 턴온 하는 단락 회로화용 회로를 포함하는 0급 펄스폭 변조 증폭기를 기재한다.

미국특허 Re. 33,333 는 아날로그 오디오 입력신호를 펄스폭 변조 신호의 2 상보 트레인으로 변환하여 전력 스위치를 구동하는 변조기를 구비한 오디오 증폭기를 개시한다. 왜곡 검출 시스템에 의해 소정 펄스가 드롭되고 보상된다.

미국특허 제 4,724,396 호는 클리핑 상태의 시작을 펄스폭 변조기에 의해 아날로그 신호에서 발생한 펄스 트레인이에서 미스된 펄스로 변환하는 디지털 오디오 증폭기를 나타낸다. 아날로그 입력신호는 클리핑의 전압 결과에 응답하여 감소된다.

미국특허 제 4,884,183 호는 모드간의 전이를 위해 가변 주파수 불연속 모드 컨트롤러와 히스테리틱 불연속 모드 컨트롤러를 포함하는 모터 제어에 사용되는 펄스폭 변조 제어신호를 개시한다.

미국특허 제 4,992,749 호는 부족 기간에 전원 전압이 이를 증가시키기 위한 한 쌍의 부트 스트랩 회로를 구비한 펄스폭 변조 증폭기 회로를 개시한다.

미국특허 제 4,992,751 호는 위상변조된 펄스폭 변조를 갖는 오디오 증폭기와 함께 사용되는 디지털 제어 증폭기 회로를 제공한다. 출력은 펄스폭 변조 신호를 평활화하기 위한 필터와 함께 사용되어 복수의 스위칭 회로를 제어한다.

미국특허 제 5,014,016 호는 제 1 및 제 2 변조기 회로를 갖는 고효율 증폭기 회로를 미용한다. 2개의 변조기 회로의 출력들은 푸시풀 출력 브릿지에 연결된다. 이 출력은 부하에 연결된다.

미국특허 제 5,077,539 호는 스위칭 회로가 3 상태 명령신호에 응답하는 스위칭 증폭기 시스템을 기재한다.

미국특허 제 5,160,896 호는 증폭기 안에서 도전 통로로의 전류 흐름을 제한하기 위해 히스테리시스 전압원을 추가하는 0급 증폭기를 개시한다.

미국특허 제 5,117,198 호는 0급 증폭기에 사용되는 MOSFET 디바이스를 개시한다. 한 쌍의 인덕터가 MOSFET 과 결합된 다이오드와 같이 사용되어 증폭기에서 MOSFET 의 수명을 향상시킨다.

미국특허 제 5,306,986 호는 출력이 스위칭 트랜지스터간의 공통 노드에 접속된 고효율 0급 증폭기를 개시한다. 이런 방법으로 트랜지스터의 표유용량이 스위칭전압에 인덕턴스로 전달된다.

미국특허 제 5,345,165 호는 히스테리틱 비교기가 히스테리시스 제어신호를 수신하여 비교기의 문턱치를

변경하는 2 상태 변조 시스템을 개시한다.

미국특허 제 5,371,666 호는 전력출력부를 구동하기 위한 게이트 드라이브 신호를 감소시키는 펄스폭 변조기를 사용하는 전류 모드 제어장치를 기재한다.

미국특허 제 5,479,337 호는 DC 전원에 직렬로 연결된 스위칭 디바이스들을 동작시키기 위해 펄스폭 변조신호를 이용하는 고효율 아날로그 전력증폭기를 개시한다. 제로 전압 레벨이 공진회로를 통해 각 트랜지스터에 인가되어 트랜지스터들의 스위칭을 인에이블한다.

미국특허 제 5,594,386 호는 피드백 루프에 접속된 전류 스위치, 적분기, 및 비교기를 갖는 0급 펄스폭 변조 증폭기를 기재한다. 피드백 루프는 오디오 입력 신호를 변조하기 위해 사용되는 초음파 주파수 캐리어를 발생한다.

미국특허 제 5,617,058 호는 3 상태를 사용하여 전력 스위치의 선형성을 디지털 스위칭 증폭기를 개시한다.

해당 분야에서 직면하는 문제점들을 해결하는 0급 증폭기는 전자기술에서 괄목할 만한 진전일 것이다.

발명의 상세한 설명

본 발명에 따르면, 신규하고 유용한 0급 증폭기가 제공된다.

본 발명의 증폭기는 직렬로 접속되어 전원에서 전류를 순차적으로 통전하는 제 1 및 제 2 스위치를 이용한다. 이러한 "푸시풀" 배치는 종래의 0급 증폭기에서 전형적인 것이다. 본질적으로, 제 1 및 제 2 스위치는 트랜지스터, MOSFET 등과 같은 고체 스위치일 수도 있다. 스위치들의 출력은 전원에서 얻고, 통상 스위치들간의 공통노드에서 보여지는 방형파이다. 출력 공통 노드는 오디오 스피커와 같은 부하로 이르기 전에 저역필터에 통상 접속된다. 스위치들은 일반적으로 "하이 및 로우 신호"로 표시되는 제 1 및 제 2 신호를 생성하는 펄스폭 변조기에 의해 구동된다. 즉, 펄스폭 변조기에서 나오는 신호는 제 1 및 제 2 스위치를 경우에 따라 전원의 양측 혹은 전원의 음측으로 구동한다.

이러한 관점에서, 제 1 및 제 2 스위치 드라이브가 한 번에 하나가 활성이므로, 제 1 및 제 2 스위치 드라이브가 제 1 및 제 2 스위치를 순차적으로 차단하기 위해 사용된다.

본 발명은 활성 토글링 수단 혹은 스위칭 제어 디바이스를 또한 구비한다. 스위치 제어 디바이스는 직렬인 제 3 스위치, 제 4 스위치 및 인덕터를 이용한다. 제 3 및 제 4 스위치와 인덕터는 또한 제 1 및 제 2 스위치 사이의 공통노드에 직렬로 접속된다. 제 3 및 제 4 스위치들도 MOSFET 일 수도 있다. 이러한 관점에서, 제 1, 제 2, 제 3, 및 제 4 스위치들은, 각각 고유의 클램핑 다이오드를 갖는 MOSFET를 구비할 수도 있다.

또한, 본 발명의 증폭기는 그들의 작동 중 제 3 및 제 4 스위치들에서 나오는 잔류전류를 더 효과적으로 포획하는 수단을 추가로 포함할 수도 있다. 이 포획전류는 본 발명을 위한 전원으로 복귀된다. 또한, 본 발명은 제 1 및 제 2 스위치의 스위칭 속도를 선택적으로 감소시키는 수단을 구비한다. 이 기능을 수행하기 위해 캐패시터가 제 1 및 제 2 스위치 사이의 공통노드에 부착될 수도 있다.

제 1 및 제 2 스위치는 펄스폭 변조기와 연관된 드라이브에서 제 1 및 제 2 신호의 수신후 소정 시간 동안 제 1 및 제 2 스위치의 차단을 선택적으로 방지하는 턴온 지연수단에 의해 또한 제어된다. 이 지연수단은 비교기와 함께 사용되는 AND 게이트 형태를 취할 수도 있다. 이 턴온 지연 수단은 토글 디바이스의 인덕터가 제 1 및 제 2 스위치의 스위칭 사이클 동안 일어나는 상태 변화 사이에 전류를 저장하도록 한다. 턴온 지연 수단은 또한 컴퓨터 혹은 유사한 장치의 형태로 외부 타이밍 제어의 형태를 취할 수도 있다.

또한, 본 발명의 증폭기는 또한 토글 스위치의 인덕터에 의해 포획된 전력을 전원에 복귀시키는 수단을 또한 가지고 있다. 이 기능은 토글 스위치의 인덕터에 인접한 곳에 있거나 토글 스위치의 인덕터의 부분으로서 형성된 포획 저항기와 트랜스포머에 의해 얻어진다.

극히 고효율의 신규하고 유용한 0급 증폭기를 설명하였다.

따라서 본 발명의 목적은 고속으로 동작하는 구성요소가 필요가 없으며 출력이 순차적으로 제어되고 변경되는 증폭기가 있으면 된다는 것이다.

본 발명의 두 번째 목적은 스위치 구성요소에 높은 전기 스트레스를 가하고 전자기 간섭을 생성하는 "슈트-스루(shoot-through)" 전류를 제거하는 증폭기를 제공하는 것이다.

본 발명의 세 번째 목적은 종래의 0급 증폭기의 스위칭에서 통상 손실된 모든 에너지가 포획되어 전원으로 재생되는 0급 증폭기를 제공하는 것이다.

본 발명의 네 번째 목적은 동작동안 열 발생이 실질적으로 감소되는 신규한 0급 증폭기를 제공하는 것이다.

본 발명의 다섯 번째 목적은 소형화가 용이해서, 최소 열 발생 및 최소 전자기 간섭 발생으로 좌우되는 오디오 시스템, 컴퓨터와 여러 장치에 유용한 0급 증폭기를 제공하는 것이다.

본 발명의 여섯 번째 목적은 변경없이 110V 혹은 220V로 사용될 수도 있는 0급 증폭기를 제공하는 것이다.

본 발명의 일곱 번째 목적은 고체 구성요소의 스위칭 제어에 따라 높은 신뢰성을 갖는 0급 증폭기를 얻는 것이다.

본 발명은 기타 목적과 이점을 갖고, 그 특성과 특징은 다음 설명에 따라 밝혀질 것이다.

다음에서 본 발명의 당료한 이해를 위해 이들에 대한 바람직한 실시예를 도면을 참조하여 상술한다.

도면의 간단한 설명

- 도 1은 종래의 0급 증폭기의 개략도.
- 도 2는 본 발명에 따른 0급 증폭기 시스템의 개략도.
- 도 3은 도 2의 0급 증폭기 시스템의 턴온 지연부의 개략도.
- 도 4는 도 2에 도시한 본 발명의 토글 스위치부의 포획 인덕터 및 저항기의 개략도.
- 도 5는 본 발명의 토글 장치의 가능한 직렬접속에 대한 개략도.
- 도 6은 본 발명의 토글 장치의 다른 가능한 직렬접속에 대한 개략도.
- 도 7은 본 발명의 토글 디바이스 구성요소의 직렬접속의 또 다른 가능성을 나타내는 개략도.

실시예

다음에서 바람직한 실시예들에 대해 도면을 참조하여 상세한 설명을 함으로써 본 발명에 대한 다양한 면을 이해하게 될 것이다.

도 1에는 종래의 0급 증폭기 시스템(12)이 개략적으로 도시된다. 전치증폭기(14)는 오디오 신호일 수도 있는 신호를 제어로직(16)에 보낸다. 제어로직(16)은 일반적으로 증폭기(12)의 출력에서의 부귀환으로 통상 형성된 펄스폭 변조기이다. 예를 들어, 제어로직(16)은 McCorkle 참조 미국특허 제 5,160,896호 도 1에 의해 도시된다. McCorkle 참조는 이러한 관점에서 그 전부가 여기에 포함된다. 또한, 제어로직(16)은 플로리다주 델폰 소재의 Harris Conductor에 의해 제조된 HIP4080EVAL2에 있는 펄스폭 변조기의 형태를 취할 수도 있다. 제어로직(16)은 2 위상 신호를 하이측 드라이버(18)와 로우측 드라이버(20)에 발생한다. 하이측 및 로우측 드라이버(18, 20)는 IR 2113 드라이버 구성요소의 형태를 취할 수도 있다. 드라이버(18, 20)는 순차적으로 동작하여 스위치(19, 21)를 차단한다. 즉, 스위치(19, 21)는 서로 180도 위상으로 동작하여 전원선(30, 32)으로 표시한 전원(28)으로부터 전류를 통전함으로써 노드(26)에 출력을 생성한다. 전원(28)은 110볼트 혹은 220볼트일 수도 있다. 컴퓨터와 같은 다른 전자장치가 증폭기(12)와 함께 사용될 수도 있지만, 노드(26)에서 나오는 전력은 출력 인덕터(34) 및 저역 필터(36)를 통해 도 1에 오디오 스피커로 표시한 부하(38)에 전달된다.

도 1에 도시한 종래의 증폭기(12)에서, 전력 스위칭은 전류를 노드(26)와 출력 인덕터(34)에 통전하여 그 전류는 스위치 중 하나가 개방일 때 반대 전원선으로 그대로 플라이백된다. 즉, 스위치(19)가 개방이면, 인덕터(34)의 전류는 전원선(32)에 그대로 플라이백된다. 비록 이것이 매우 적은 전력손실로 이루어지더라도, 인덕터(34)가 방전중일 때 문제가 일어난다. 출력노드(26)는 푸시풀 스위치(19, 21) 간에 스위칭이 바뀔 때 방전상태에 유지되는 경향이 있다. 즉, 새롭게 차단된 스위치는 증폭기(12)의 시스템 상태를 강제적으로 변경해야 한다. 그런 반대의 스위칭은 인덕터(34)로부터 방전되는 경우보다 더 높은 전류를 통전을 시작해야 한다. 방전 전류를 통전하는 스위치들(19, 21) 중 하나에서 고유 다이오드는 역복귀지연을 겪는다. 이런 경우, 출력 노드(26)는 상태를 변경시킨다. 반대의 스위치와 같이 큰 손실이 이 과정에서 발생하고, 스위치 19 혹은 21 어느 하나는 전원(28)에서 강하하는 큰 전류량을 통전해야 한다. 뿐만 아니라, 스위치(19, 21)에 있는 고유 다이오드는 도 1에 도시한 증폭기(12)에 사용된 더 큰 전압만큼 더 긴 역복귀시간을 갖는다. 더욱이, 전류 용량이 스위치(19, 21)에 존재하고 이는 전원선(30, 32)에서의 스위칭을 방해한다.

또한, 소신호 상태에서, 증폭기(12)는 매우 낮은 손실 상태로 동작한다. 그러나, 신호가 제어로직(16)에서 증가함에 따라, 증폭기(12)는 결과적으로, 스위치들(19, 21)의 교번 스위칭을 통해 제 1, 제 2 상태를 교번하는 연속동작모드로 전환된다. 이러한 스위칭이 발생할 때 고손실이 발생한다.

증폭기(12)에서의 인덕터(34)의 값을 저신호상태의 영역이 증가하는 크기로 감소시키는 것이 가능하지만 전류 흐름은 각 사이클 동안 일어나서 스위치들(19, 21)에서 고손실을 발생시킨다. 또한, 고피크 전류가 이 모드에서 발생하여 열(128)에 기인한 회로 내의 손실은 그렇지 않은 경우에 비하여 더 높다. 일반적으로, 고효율과 종래의 증폭기(12)에서의 인덕터(34)의 입력에서의 전압 급변화와 "슈트 스루" 전류에 기인한 전자기 간섭 및 급속 스위칭간에는 고유의 상반점이 있다.

도 2에는, 본 발명의 증폭기(10)가 도시된다. 증폭기(10)는 종래의 0급 증폭기와 동일한 구성요소를 많이 포함하고 있으며, 그러한 구성요소에 대해서는 동일한 참조부호로 표시한다. 활성 토글링 혹은 스위칭 제어 장치(40)는 도 2에 도시되고, 이의 구성요소로서, 고유의 클램핑 다이오드를 갖는 MOSFET 형태일 수도 있는 제 3 및 제 4 스위치(44, 46)를 포함하는 클론이다. 인덕터(42)와 스위치들(44, 46)은 직렬로 접속되어 있고 임의의 순서로 배치될 수도 있다. 도 5 내지 도 7을 참조하면, 인덕터(42)는 스위치(46)의 외측, 스위치들(44, 46) 사이에, 혹은 도 5와 6에 도시한 것과 역순인 스위치들(44, 46) 사이에 혹은 외측에(도 7) 있을 수도 있음을 알 수 있다. 활성 토글링 디바이스(40)는 스위치(22, 24) 사이의 공통 노드(26)에 접속된다. 토글링 디바이스는 후술하는 바와 같이 스위치(22, 24)의 스위칭을 제어하는 역할을 한다.

제어 로직(16)은 한 상태에서 하이측 드라이버 신호를 대표적으로 IR2104로 식별되고, MOSFET 스위치(22)를 작동시키는 하이측 드라이버(48)에 보낸다. 또한, 제어 로직(16)은 로우측 드라이버 신호를 스위치(44)를 작동시키는 로우측 드라이버(50)에 보낸다. 로우측 드라이버(50)는 일반적으로 하이측 드라이버(48)와 동일한 구성요소이다.

본 발명의 증폭기(10)는 활성 토글링 디바이스(40)에서 나오는 전류 전류를 포획하는 수단(52)을 또한 포함한다. 즉, 스위치(44, 46)는 제어 로직(16)이 증폭기(10)의 상태를 변화시킬 때 복귀 전하를 바꾼다. 인덕터(42)가 이러한 관점에서 전류전류를 모은다. 도 4에는 전류 포획 수단(52)이 상세히 도시되

어 있고, 턴오프적으로, 저항기(52) 혹은 인덕터(54)가 인덕터(42)에 있는 각각 전류전류를 소비하거나 (도시를 위해 직렬로 합) 포획하여 이를 전원(28)에 복귀시키기 위해 사용 될 수도 있다.

스위치들(22, 24)이 순차적으로 동작하는 동안, 인덕터(42)가 각 스위치와 연관된 클램핑 다이오드를 통해 과잉 전류를 방전하기 전에 어느 하나의 스위치가 통전을 시작한다. 이러한 점에서, 턴온 지연(58, 60)이 본 발명에 사용되고 도 2에 개략적으로 도시한 하이-로우 제어에 의해 조절된다. 도 3을 참조하여, 턴온 지연(58, 60)과 하이-로우 제어를 상술한다. 비교기(64)는 출력노드(26)에서 양의 전압을 그리고 접지(66)에서 음의 전압을 수신한다. 비교기의 출력은 하이측 드라이브(18)에서 신호 레그(leg)(70)를 수신하는 AND 게이트(68)로 보내진다. 비교기의 출력은 로우측 드라이브(20)에서 나오는 신호 레그(76)를 또한 수신하는 AND 게이트(74)로 인버터(72)를 통하여 또한 보내진다. AND 게이트(68, 74)의 출력은 순차적으로 스위치(22, 24)에 공급된다.

증폭기(10)의 다른 제어 방법은 노드(26)에서 MOSFET(22, 24)의 스위칭 속도를 늦추기 위해 채용된 캐패시터(78)를 사용하여 이루어진다. 캐패시터(16)는 증폭기(10)에서 전류 소비에 기여하지 않으므로 전자기 간섭 역시 감소시킨다.

다음 표는 증폭기(12)에서 대표적으로 사용되는 구성요소를 나타낸다.

구성요소의 표 리스트

구성요소	모델/정격	공급처
제어 로직(16)	HIP4080AEVAL2	플로리다주 앨버트 Harris Semiconductor
하이측 드라이브(18)	IR2113	캘리포니아주 엘 세군도 Internal Rectifier
하이측 드라이브(48)	IR2101	
로우측 드라이브(20)	IR2113	
로우측 드라이브(50)	IR2101	
MOSFETs(22 & 24)	emtw16n40e	아리조나주 템플 Motorola Corp.
MOSFETs(44 & 46)	emtw16n40e	
인덕터(34)	150 마이크로 헨리	캘리포니아주 산호세 코어:마이크로메탈 T184-2 Velodyne Acoustics 권선: 80 회 #15 와이어 Inc.
인덕터(42)	150 마이크로 헨리	
	코어:마이크로메탈 T80-2	
	권선: 35회 #20 와이어	
	포획 권선: 제 1 권선부의	
	상부에 감긴 35회 #30 와이어	
캐패시터(78)	100 피코패럿	아리조나주 템플 Motorola Corp.
저항기(56)	10 옴, 2 와트	
인덕터(54)	7 마이크로 헨리	
AND 게이트(68 & 74)	4001	
비교기(64)	40106	
인버터(72)	40106	

동작시, 전치증폭기일 수도 있는 입력 디바이스(14)는 입력 신호(80)를 제어 로직(16)에 공급한다. 제어 로직(16)의 펄스폭 변조부는 2 위상신호를 토글링 스위치 드라이버(48, 50)와 스위치 드라이버(18, 20)에 보낸다. 노드(26)에서의 출력이 양의 상태라고 하면, 스위치(22)는 턴온 지연(58)을 통해 턴온되어 인덕터(34)가 스위치(22)내의 클램프 다이오드(82)를 통해 방전되도록 한다. 제어 로직(16)이 상태를 변화시키면, 스위치(22)는 개방되고 활성 토글링 디바이스 스위치(44)는 차단된다. 인덕터(42)는 전원선(30)에서 나오는 양의 공급전압에 연결된다. 스위치(46)의 다이오드(84)를 통한 통전. 인덕터(42)는 다음 식에 따라 전류를 증가시킨다:

$$E = L \cdot di/dt$$

따라서, 인덕터(42)에서 전류는 그 전류가 다이오드(82)나 스위치(22)에서 흘러 나오는 전류를 넘어서는 때까지 서서히 램프 업 한다. 노드(26)에서의 이상적으로 정현 형상인 출력이 상태를 변화시킨다. 이 때, 토글링 인덕터(42)는 복귀 전하를 갖는 다이오드(82)가 발생시킨 추가적인 충전에 따라 과잉 전류를

같는다. 인덕터(42)는 과잉전류를 부의 전원에 방전하고, 스위치(46)의 다이오드(84)와 스위치(20)의 다이오드(86)를 통해 통전을 계속한다. 스위치(20)는 이 때 개방된다. 인덕터가 전류 방전을 중단하면, 다이오드(84)는 통전을 중단한다. 인덕터(42)는 다음 사이클을 준비하기 위해, 제로 전압 상태로 복귀한다. 다이오드(84)는 역복귀전하를 갖기 때문에, 인덕터(42)는 그 곳에서 나오는 잔류전류를 소비하거나 모아서 도 4에 도시한 포획 수단(52)을 사용하여 전원(28)에 복귀시킨다. 그런 상태 변화가 일어나면, 제어 로직(16)을 통하여, 스위치(24)가 턴온되며 동시에 토클링 디바이스(40)의 스위치(44)가 턴온된다. 실제로, 스위치(20)는 인덕터(42)가 다이오드(86)를 통해 과잉전류를 방전해버리기 전에 통전을 시작한다. 그러면, 하이-로우 제어(62)에 의해 조절되는, 턴온 지연(58, 60)이 작동되어 인덕터가 그 상태 변화 동안 완전하게 방전하도록 한다. 턴온 지연(62, 60)은 도 3에 상세히 도시되며, 본 실시예에서, 제어 로직(16)에 의해 지시되는 실제의 상태 변화에 연결된다. 그러나, 턴온 지연 수단(60, 62)은 컴퓨터 같은 다른 디바이스를 사용하여 증폭기(10)를 통해 흐르는 전류의 함수로서 조절할 수 있다.

캐패시터(78)는 스위치(22, 24)의 스위칭 속도를 늦추어 전자기 간섭을 감소시킨다. 캐패시터(16)는 증폭기(10) 내에서 전류소비에 기여하지 않는다. 스위치(24)가 제어 로직(16)에서 나오는 상태 변화에 따라 열리기 시작할 때, 캐패시터(78)는 스위치(24) 내에 생기는 고유 용량과 함께 다소의 제한을 준다. 이 고유 용량은 스위치(22) 내에서도 발견된다. 인덕터(42)는 스위치(22)가 다시 차단되기 시작할 때는 필요하지 않다. 따라서, 스위치(46)의 동작은 이점에서 중요하지 않다. 인덕터(34)는 스위치(22)의 다이오드(82)가 통전하기 시작할 때까지 클라이백될 것이다. 결과적으로, 증폭기(10)는 이제 하나의 완전한 사이클을 진행했다.

상술한 바와 같이, 본 발명을 완전하게 개시시킬 목적으로 본 발명의 실시예들을 매우 상세히 설명했지만, 본 발명의 정신과 원칙을 벗어나지 않는 한 다양한 변화가 가능함을 해당인들에게 명확하다.

(57) 청구의 범위

청구항 1. 직렬로 접속되어 전원에서 순차적으로 전류를 통전하는 제 1 및 제 2 스위치를 이용하여, 그들 사이에 공통 출력 노드를 갖는 증폭기에 있어서,

- a. 제 1 및 제 2 신호를 생성하는 펄스폭변조기,
- b. 상기 펄스폭변조기에서 상기 제 1 신호를 수신하여 상기 제 1 스위치를 차단하는 제 1 스위치 드라이브,
- c. 상기 펄스폭변조기에서 상기 제 2 신호를 수신하여 상기 제 2 스위치를 동작시키는 제 2 스위치 드라이브로서, 상기 제 1 및 제 2 스위치 드라이브 중 한번에 하나만 활성화되는 제 2 스위치 드라이브,
- d. 제 3 스위치, 제 4 스위치, 인덕터를 구비하는 활성 토클링 디바이스로서, 상기 제 3 스위치, 상기 제 4 스위치, 상기 인덕터는 서로 직렬로 접속되고 상기 제 1, 제 2 스위치 사이의 상기 공통 노드에 접속되는 활성 토클링 디바이스를 구비하는 것을 특징으로 하는 증폭기.

청구항 2. 제 1 항에 있어서, 상기 제 3, 제 4 스위치에서 나오는 잔류전류를 선택적으로 포획하는 수단을 더 구비하는 것을 특징으로 하는 증폭기.

청구항 3. 제 1 항에 있어서, 상기 제 1, 제 2 신호에 따라 각각 상기 제 1 스위치 및 제 2 스위치의 차단을 소정시간 기간 동안 선택적으로 방지하는 지연수단을 더 구비하는 것을 특징으로 하는 증폭기.

청구항 4. 제 3 항에 있어서, 상기 제 3, 제 4 스위치에서 나오는 잔류전류를 선택적으로 포획하는 수단을 더 구비하는 것을 특징으로 하는 증폭기.

청구항 5. 제 1 항에 있어서, 상기 제 1, 제 2 스위치의 스위칭 속도를 선택적으로 감소시키는 수단을 더 구비하는 것을 특징으로 하는 증폭기.

청구항 6. 제 5 항에 있어서, 상기 제 1, 제 2 스위치의 스위칭 속도를 선택적으로 감소시키는 상기 수단이 상기 제 1, 제 2 스위치 사이의 상기 공통 노드에 접속된 캐패시터를 구비하는 것을 특징으로 하는 증폭기.

청구항 7. 제 5 항에 있어서, 상기 제 3, 제 4 스위치로부터 잔류 전류를 선택적으로 포획하는 수단을 더 구비하는 것을 특징으로 하는 증폭기.

청구항 8. 제 7 항에 있어서, 상기 제 1 스위치 및 제 2 스위치의 차단을 각각 상기 제 1, 제 2 신호에 따라 소정시간 기간 동안 선택적으로 방지하는 지연수단을 더 구비하는 것을 특징으로 하는 증폭기.

청구항 9. 제 1 항에 있어서, 상기 펄스폭변조기에서 나오는 상기 제 1 신호를 수신하여 상기 제 3 스위치를 차단하는 제 3 스위치 드라이브와 상기 펄스폭변조기에서 나오는 상기 제 2 신호를 수신하여 상기 제 4 스위치를 차단하는 제 4 스위치 드라이브를 더 구비하는 것을 특징으로 하는 증폭기.

청구항 10. 제 1 항에 있어서, 상기 제 1, 제 2, 제 3, 제 4 스위치는 MOSFET 인 것을 특징으로 하는 증폭기.

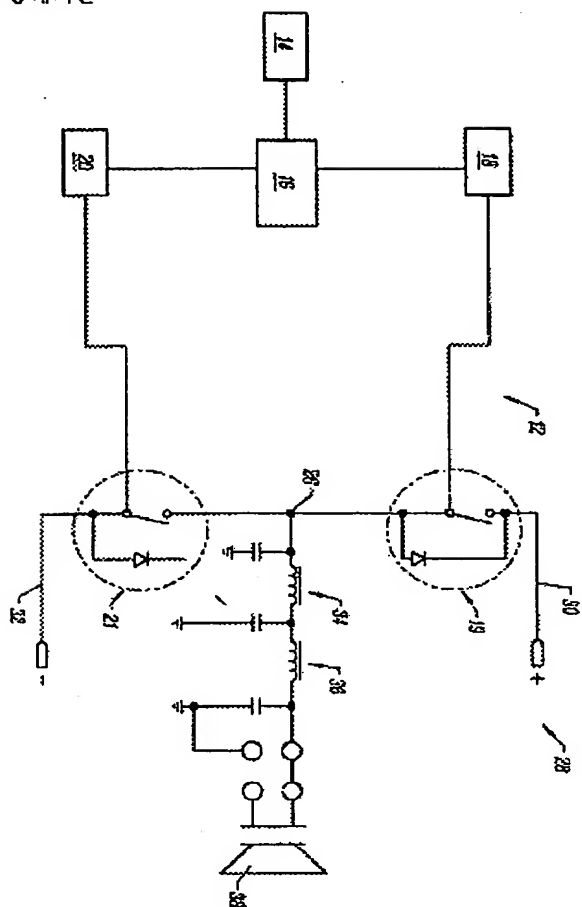
청구항 11. 제 10 항에 있어서, 상기 MOSFET 스위치들이 각각 고유의 클램핑 다이오드를 포함하는 것을 특징으로 하는 증폭기.

청구항 12. 제 1 항에 있어서, 상기 활성 토클링 디바이스의 상기 인덕터에서 잔류전류를 포획하는 수단을 더 구비하는 것을 특징으로 하는 증폭기.

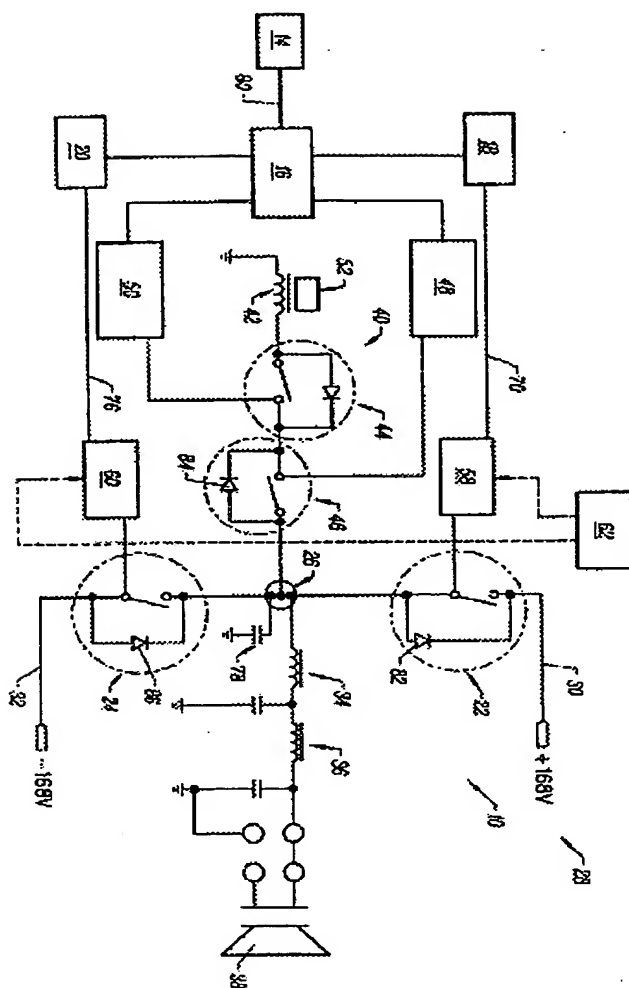
도 28

도 14

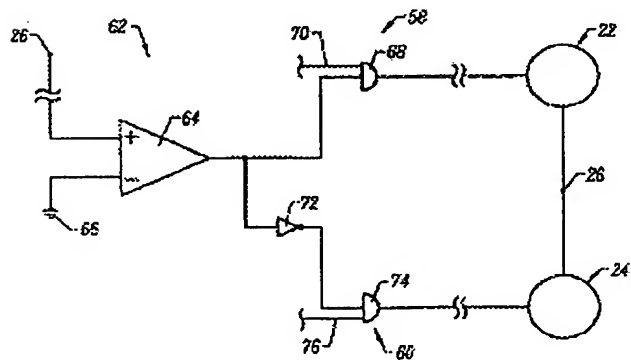
종래기술



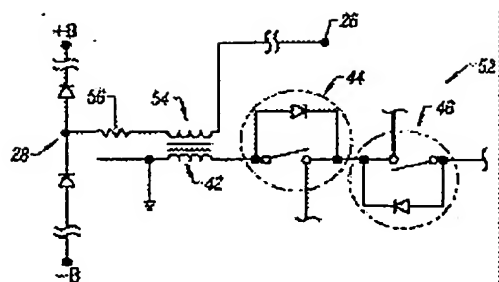
5242



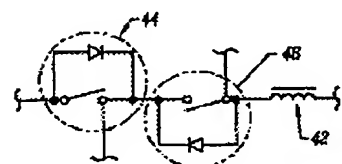
583



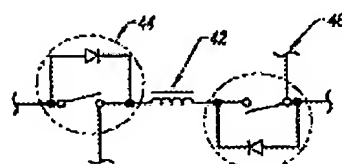
도 184



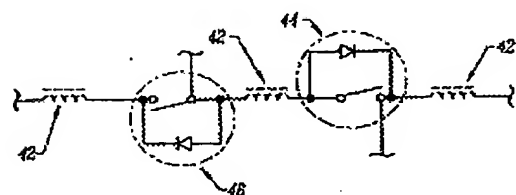
도 185



도 186



도 187



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.